小眼睛科技

提供一站式 FPGA&嵌入式解决方案

KOSMO 硬件指导手册

深圳市小眼睛科技有限公司

版权所有 侵权必究

文档版本修订记录

版本号	发布日期	修订记录
V1.0	2026/3/2	初始版本
V1.1	2026/10/8	修改 LED 约束 IO

公司名称：深圳市小眼睛科技有限公司

地址：深圳市宝安区西乡街道 F518 时尚创意园

官方网址：www.meyesemi.com

官方淘宝店铺：小眼睛半导体

B 站：小眼睛半导体（视频教程免费学）

* 加入 FPGA 开发者技术交流与 5000+FPGA 开发者实时沟通

QQ2 群： 442106123 QQ3 群：882634519）

*配套资料下载、技术答疑请登录逻辑矩阵技术论坛

逻辑矩阵技术论坛欢迎各位发烧友加入
让我们共建开源生态，持续赋能行业发展
https://www.szlogicmatrix.com/

*扫码注册开源技术论坛 *扫一扫关注官微 * 官方旗舰店

目录

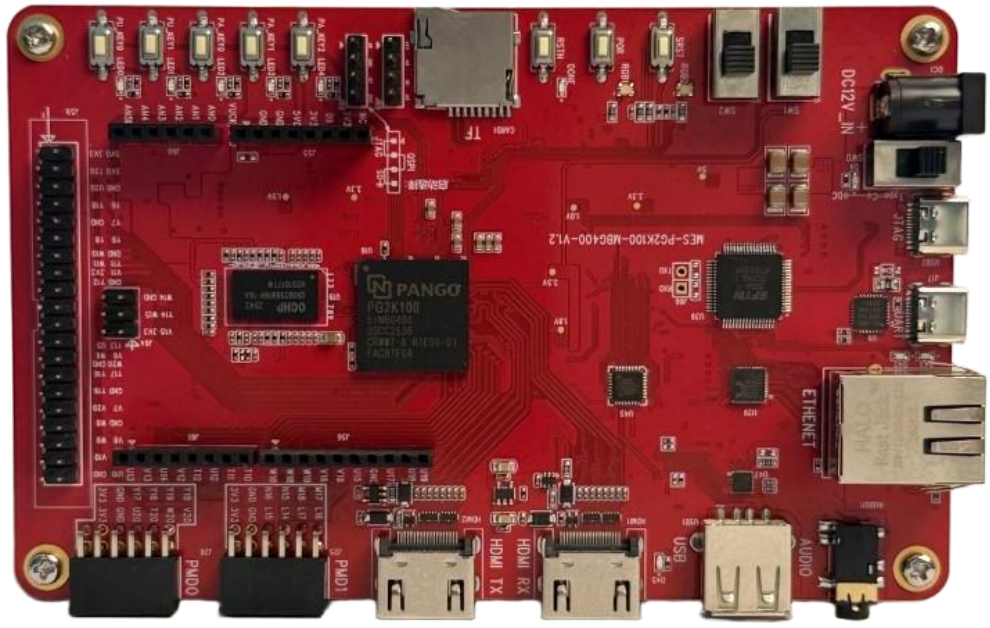
1. 开发板介绍 5
1.1. 概述 5
1.2. 资源介绍 6
1.2.1. FPGA 芯片 6
1.2.2. 处理器单元 6
1.2.3. 时钟 8
1.2.3.1. 单端晶振 8
1.2.4. DDR3 8
1.3. 外设介绍 11
1.3.1. PA 端 11
1.3.1.1. 按键 11
1.3.1.2. LED 11
1.3.1.3. 拨码开关 12
1.3.1.4. HDMI 输入 13
1.3.1.5. HDMI 输出 14
1.3.1.6. ADC 15
1.3.1.7. Arduino 16
1.3.1.8. 40Pin 扩展口 18
1.3.1.9. PMOD 扩展口 19
1.3.2. PU 端 20
1.3.2.1. 10/100/1000M 以太网接口 20
1.3.2.2. SD 卡 22
1.3.2.3. USB 接口 22
1.3.2.4. Audio 接口 23
1.3.2.5. Typec 转串口/JTAG 接口 24

1.开发板介绍

1. 1. 概述

开发板主要由 FPGA 芯片+1 颗 DDR3+Flash+电源及复位构成，承担了 FPGA 的最小系统运行及高速数据处理和存储的功能。FPGA 选用的是紫光同创 28nm 工艺的 FPGA（Kosmo-2 系列：PG2K100-6IMBG400）；Kosmo2 系列采用 Soc 架构。产品集成了功能丰富的双核 Cortex-A53 处理器单元（PU）和 28nm 可编程阵列（PA），具有高性能、低功耗特性。PG2K100 和 DDR3 之间的数据交互频率最高到 533MHz，1 颗 DDR3 的数据位宽为 16bit，总数据带宽最高到 17056（1066×16） Mbps，充分满足了高速多路数据存储的需求；另外 KOSMO 内部集成 ADC 硬核一块，电源采用矽力杰 SQ20953 将来自输入电源的 12V 转换成 5V，再由多颗矽力杰 SQ28704 来产生不同的电源电压。

开发板扩展了丰富的外围接口，预留 HDMI 输入输出接口用于图像验证及处理；预留的 SD 卡接口、USB 接口、10/100/1000M 以太网接口、音频接口，方便各种通信系统验证；预留了一个 40pin 的 IO 扩展连接器，2 路 PMOD 扩展连接器，以及其他扩展 IO 口方便用户在开发平台基础上验证模块电路功能。



实物图

1. 2. 资源介绍

1.2.1.FPGA 芯片

KOSMO开发板使用的FPGA芯片型号为PG2K100-6IMBG400，属于紫光同创公司Kosmo-2系列的产品，速度等级为-6，温度等级为工业级。Kosmo2 系列 Soc 架构双核 Cortex-A53 是 PU 的核心，包括了片上存储器、外部存储接口和丰富的 IO 外设。 基于以上特点， Kosmo2 系列 SOPC 能够广泛适用于人工智能、 视频、工业控制、 通信、计算机、医疗、 LED 显示安防监控、仪器仪表、 消费电子等多个应用领域。此型号为MBG400封装。

其中FPGA 芯片PG2K100的主要参数如下所示：

1.2.2.处理器单元

➢**Cortex-A53**应用处理单元

●CPU 主频高达 1GHz

●NEON 媒体处理引擎

●单/双精度矢量浮点单元

➢缓存

●每个独立的 CPU 包含

●32KB 指令和数据一级缓存

●CPU 共享 512KB 二级缓存

●支持字节奇偶校验

➢片上存储器

●256KB 片上内存

➢外部存储接口

●多协议动态存储控制器

●支持 DDR3、 LPDDR3、 DDR4 或

●LPDDR4 存储器 8bit、 16bit 或32bit 接口

●最大 2GB 地址空间

●静态存取器接口，支持 256KB SRAM，支持NOR Flash，支持ONFI 1.0 NAND Flash，支持 1bit、 2bit、4bit 、 8bitSPI

➢**8**通道**DMA**

●支持链表模式，支持 4 通道硬件握手，4 个专用逻辑通道

➢**IO**外围设备和接口

●两个 10/100/1000 三速模式以太网，自带 scatter-gather DMA，支持GMII/RGMII 接口，支持统计寄存器

●两个 USB OTG 外设，每个都支持12 个端口 endpoint，支持高速模式、全速模式和低速模式，支持控制、BULK、中断、同步传输。

●两个 CAN-FD 总线接口，兼容 CAN2.0B 协议。

●两个 1.5Mbps UART 串口。

●两个 I2C 接口，支持主从模式可配，支持 normal 和 fast 速度可配。

●两个 SDIO 接口，速率高达 50Mhz，支持 SDIO SPEC 2.0，支持全速、高速和低速模式。

●两个 SPI 接口，支持主从模式，速率高达 25MHZ。

●4 组 32 位 GPIO：两组 MIO,两组 EMIO,MIO 管脚数据 54 个

➢配置

●支持 PU 独立启动配置●支持 PU 配置 PA

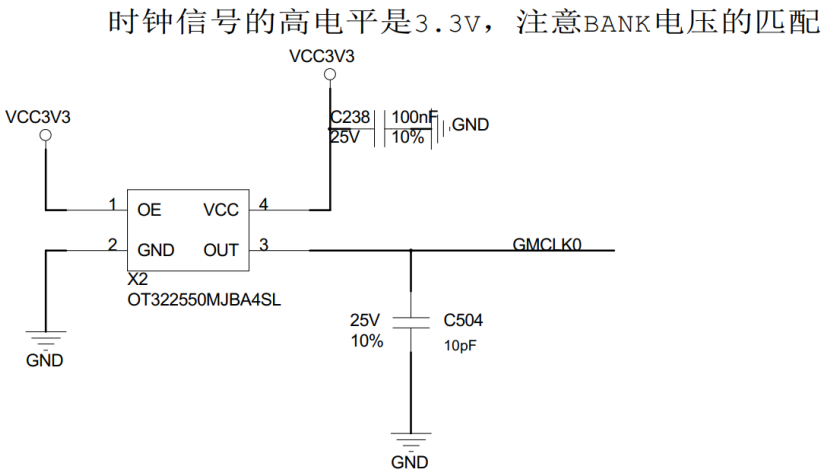
PU	处理器核心		双核 Cortex-A53
	处理器扩展		NEON、 FPU、 Crypto
	最大频率		900MHz
	L1 缓存		32KB 命令、 32KB 数据（每个核）
	L2 缓存		512KB
	片上 RAM		256KB
	支持的外部存储器		DDR4、 LPDDR4、 DDR3、 LPDDR3
	支持的外部静态存储器		xSPI(1x/2x/4x/8x)、 NAND、 NOR
	DMA 通道		8（4 个服务于 PA）
	不带 DMA 的外设		2 个 UART、 2 个 CAN-FD、 2 个 I2C、 2 个 SPI、 4 组 32 位 GPIO
	内置 DMA 的外设		2 个 USB2.0（OTG）、 2 个千兆网 Ethernet、 2 个 SD/SDIO
	安全性		支持 RSA、 SHA 验证， AES、 SM4 解密
PU 与 PA 互联接口			AXI 128bit ACP 接口、4 组访问 DDR 的高速 AXI 接口（2x128 SPS、 2x64 SPS）、4 组通用 AXI 接口（2x64 UPM、 2x64 UPS）、20 个中断
PA	CLM	LUT6	53600
		逻辑单元	85760
		FF	107200
		分布式 ram（Kb）	792.5
	DRM（36Kbits/个）		144
	APM(个)		256
	PLLs	GPLLs	6
		PPLLs	6
	MIPI CORE 安全性	2 个 MIPI RX CORE、 2 个 MIPI TX CORE	
		支持 AES、 SHA 用于启动、逻辑配置、解密和验证	

1.2.3.时钟

KOSMO 上配有 1 个单端有源 50MHz 晶振。单端有源 50MHz 用于 FPGA 的系统时钟源。

1.2.3.1.单端晶振

下图中的 X1 即为 50MHz 有源晶振电路，此时钟接到给 FPGA 内部的全局时钟管脚上，可为 FPGA 提供的参考输入时钟。

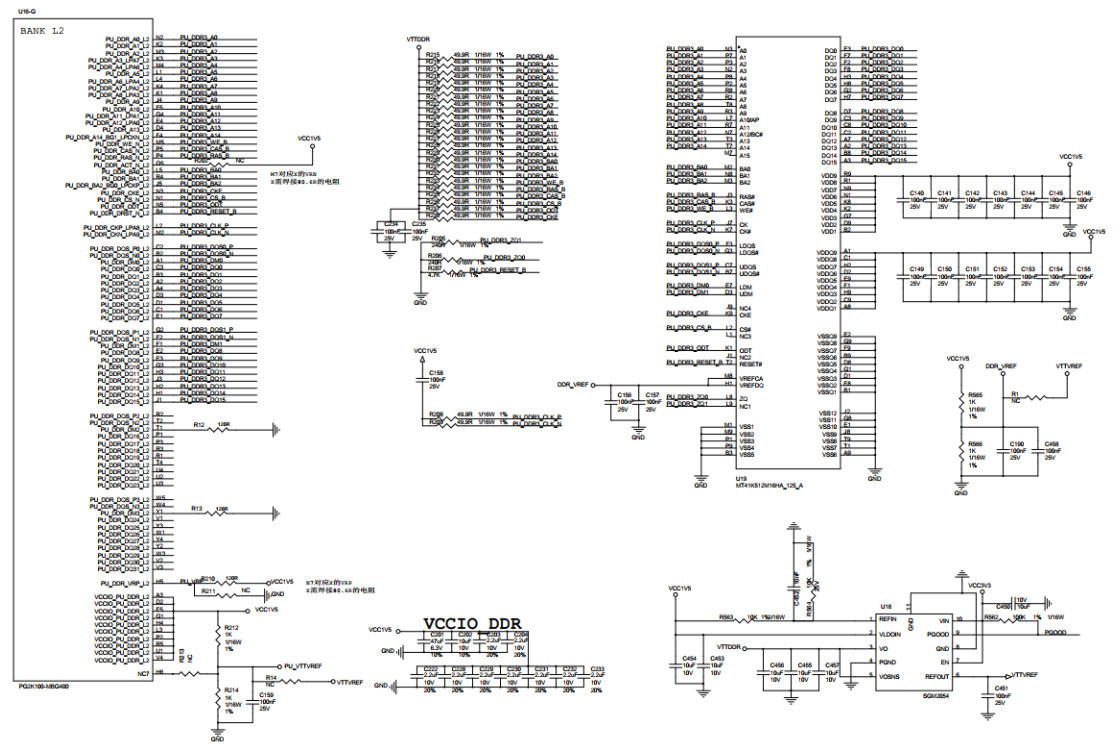


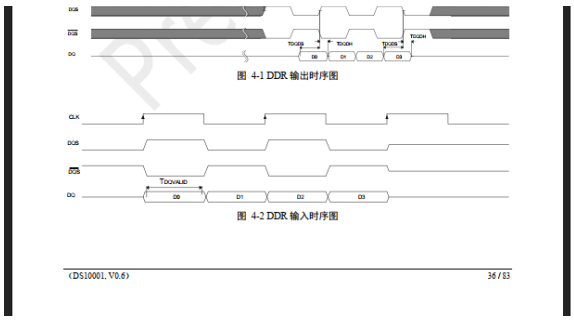
管脚分配见下表，

信号	BGA PIN
FPGA_SYS_CLK	T9

1.2.4.DDR3

KOSMO 开发板上配有 1 颗 DDR3 SDRAM 芯片，连接在 FPGA 芯片 PU 的相关存储接口端。该 DDR3 芯片的数据总线宽度为 **16bit**。DDR3 SDRAM 的硬件连接示意图如下图所示:





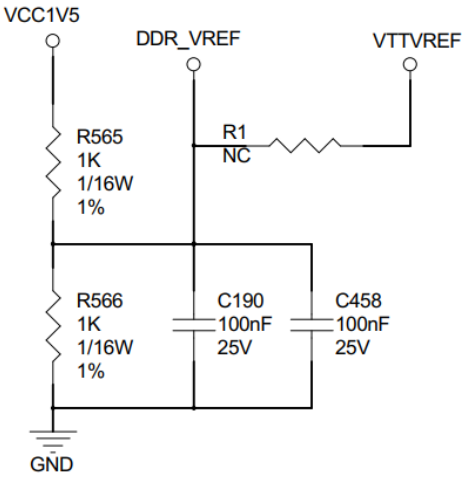
4.1.7 Quad-SPI 接口

表 4-8 Quad-SPI 接口特性

名称	负载条件	最小值	最大值	单位	描述
$T_{DCQSPICLK2}$	All[1][2]	44	56	%	Quad-SPI 时钟占空比
$T_{QSPICKD2}$	15pF[2]	-0.10	3.80	ns	数据输出延迟
	30pF[2]	-1.00	3.80		
$T_{QSPIDCK2}$	All[1][2]	6	-	ns	输入数据建立时间
$T_{QSPICKDI2}$	All[1][2]	12.5	-	ns	输入数据保持时间
$T_{QSPISSCLK2}$	All[1][2]	1	-	FQSPI_REF_CLK 周期	SS 信号拉低时到下一个时钟沿的时间
$T_{QSPICLKSS2}$	All[1][2]	1	-	FQSPI_REF_CLK 周期	时钟沿到 SS 信号拉高时的时间
$F_{QSPICLK2}$	All[1][2]	-	40	MHz	Quad-SPI 时钟频率
FQSPI_REF_CLK	All[1][2]	-	200	MHz	Quad-SPI 参考时钟频率

(DS10001, V0.6)　37 / 83

，保持为 1/2 倍 DDR-VDDQ 的电压值。DDR-VREF 是一个独立的缓冲输出，等于 1/2 倍 DDR-VDDQ 的电压。DDR-VREF 是隔离的，可为 DDR 电平转换提供更清晰的参考。DDR3 参考电压及上拉跟随电压原理图如下。



DDR3 的硬件设计需要严格考虑信号完整性，我们在电路设计和PCB 设计的时候已经充分考虑了匹配电阻/终端电阻,走线阻抗控制，走线等长控制，保证DDR3 的高速稳定的工作。DDR3 的具体管脚分配如下：

信号	BGA PIN	信号	BGA PIN
PU_DDR3_A0	N2	PU_DDR3_DQ0	C3
PU_DDR3_A1	K2	PU_DDR3_DQ1	B3
PU_DDR3_A2	M3	PU_DDR3_DQ2	A2
PU_DDR3_A3	K3	PU_DDR3_DQ3	A4
PU_DDR3_A4	M4	PU_DDR3_DQ4	D3
PU_DDR3_A5	L1	PU_DDR3_DQ5	D1
PU_DDR3_A6	L4	PU_DDR3_DQ6	C1
PU_DDR3_A7	K4	PU_DDR3_DQ7	E1
PU_DDR3_A8	K1	PU_DDR3_DQ8	E2
PU_DDR3_A9	J4	PU_DDR3_DQ9	E3
PU_DDR3_A10	F5	PU_DDR3_DQ10	G3
PU_DDR3_A11	G4	PU_DDR3_DQ11	H3
PU_DDR3_A12	E4	PU_DDR3_DQ12	J3
PU_DDR3_A13	D4	PU_DDR3_DQ13	H2
PU_DDR3_A14	F4	PU_DDR3_DQ14	H1
PU_DDR3_BA0	L5	PU_DDR3_DQ15	J1
PU_DDR3_BA1	R4	PU_DDR3_DQS1_P	G2
PU_DDR3_BA2	J5	PU_DDR3_DQS1_N	F2
PU_DDR3_CK_P	L2	PU_DDR3_DQS0_P	C2
PU_DDR3_CK_N	M2	PU_DDR3_DQS0_N	B2
PU_DDR3_CKE	N3	PU_DDR3_DM1	F1
PU_DDR3_CS#	N1	PU_DDR3_DM0	A1
PU_DDR3_RAS#	P4	PU_DDR3_ODT	N5
PU_DDR3_CAS#	P5	PU_DDR3_RESET#	B4
PU_DDR3_WE#	M5		

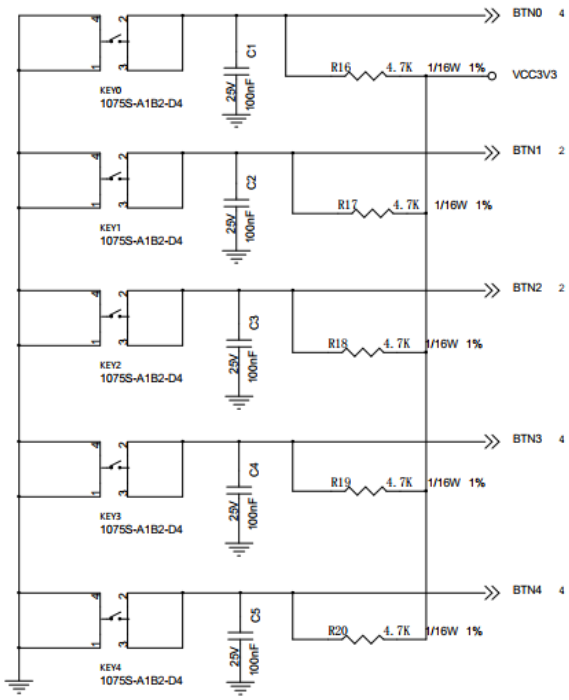
1. 3. 外设介绍

1.3.1.PA 端

1.3.1.1.按键

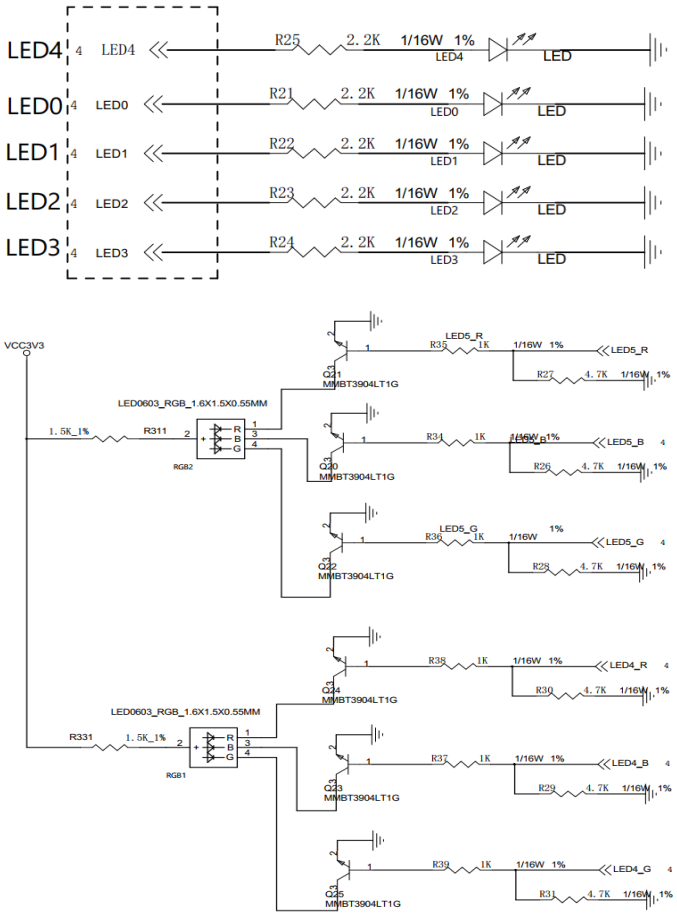
KOSMO 扩展底板提供了 5 个用户按键（BTN0～4）；5 个用户按键都连接到 PG2K100 的普通 IO 上，3 个按键为 PA 端，2 个按键为 PU 端。按键低电平有效，但按键按下时，IO 上的输入电压为低；当没有按下按键时，IO 上的输入电压为高电平；

信号	BGA PIN
BTN0	W13
BTN1	C6
BTN2	E8
BTN3	F14
BTN4	U8



1.3.1.2.LED

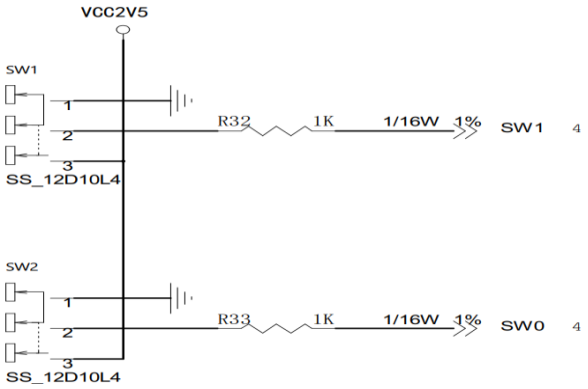
KOSMO 开发板有 5 个用户翠绿 LED 灯，2 个用户 RGB LED 灯，另有 1 个是电源指示灯（POWER）；1 个是 FPGA 的运行的状态指示灯： DONE； 5 个是用户 LED 灯（LED0～3）。连接在 PG2K100 BANK L4 的 IO 上，FPGA 输出低电平时对应的 LED 灯亮灯，板上 LED 灯功能电路图：



信号	BGA PIN
LED0	G14
LED1	E18
LED2	E19
LED3	F16
LED4	F17
LED4_R	H18
LED4_B	H15
LED4_G	E17
LED5_R	D18
LED5_B	B19
LED5_G	A20

1.3.1.3.拨码开关

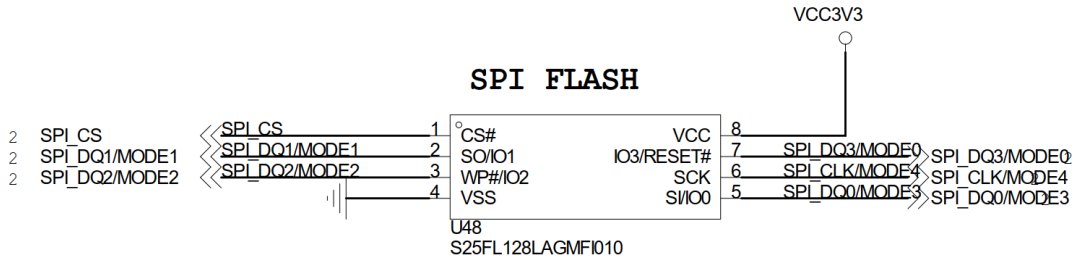
KOSMO 开发板有 2 个用户拨码开关



信号	BGA PIN
SW1	C20
SW2	B20

1.3.1.4.Flash

KOSMO 开发板有一块 128Mbit NOR FLASH，FLASH 挂载到 PU 端，可用于固化程序文件以及实验。

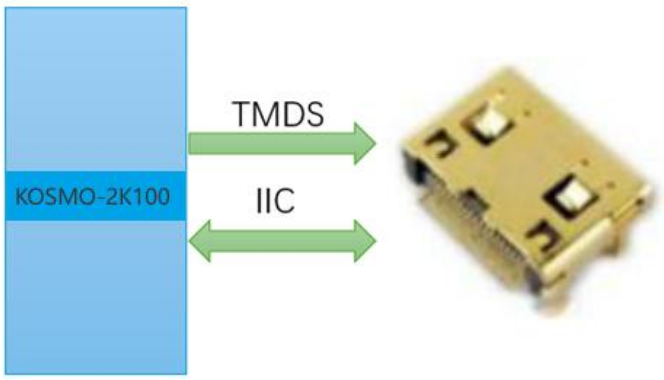


信号	BGA PIN
SPI_CS	A7
SPI_DQ0	B8
SPI_DQ1	D6
SPI_DQ2	B7
SPI_DQ3	A6
SPI_CLK	A5

1.3.1.5.HDMI 输入

HDMI 输出接口的实现，是通过FPGA 的4 路LVDS 差分信号（3 路数据和一路时钟）以及IIC接口直接驱动HDMI 输出，为开发板提供不同格式的视频输出接口，另外在硬件设计上，

每对LVDS 差分信号上增加了ESD保护管，防止外面静电对FPGA 的损坏。HDMI 输出接口的硬件连接如下图所示。

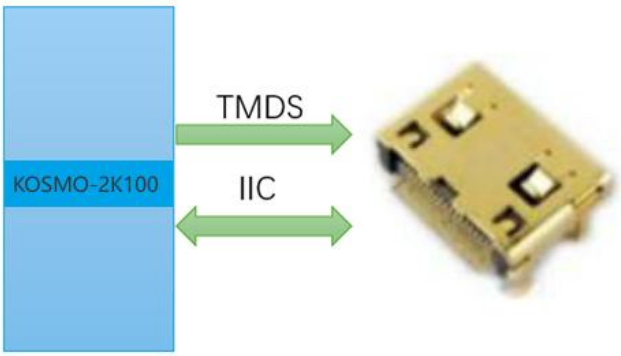


HDMI管脚分配如下：

信号	BGA PIN
HDMI_RX_CLK_N	H17
HDMI_RX_CLK_P	H16
HDMI_RX_D0_N	G20
HDMI_RX _D0_P	G19
HDMI_RX _D1_N	F20
HDMI_RX _D1_P	F19
HDMI_RX _D2_N	D20
HDMI_RX _D2_P	D19
HDMI_RX_HPD	P19
HDMI_RX_SDA	N20
HDMI_RX_SCL	N18
HDMI_RX_CEC	P20

1.3.1.6.HDMI 输出

HDMI 输出接口的实现，是通过FPGA 的4 路LVDS 差分信号（3 路数据和一路时钟）以及IIC接口直接驱动HDMI 输出，为开发板提供不同格式的视频输出接口，另外在硬件设计上，每对LVDS 差分信号上增加了ESD保护管，防止外面静电对FPGA 的损坏。HDMI 输出接口的硬件连接如下图所示。

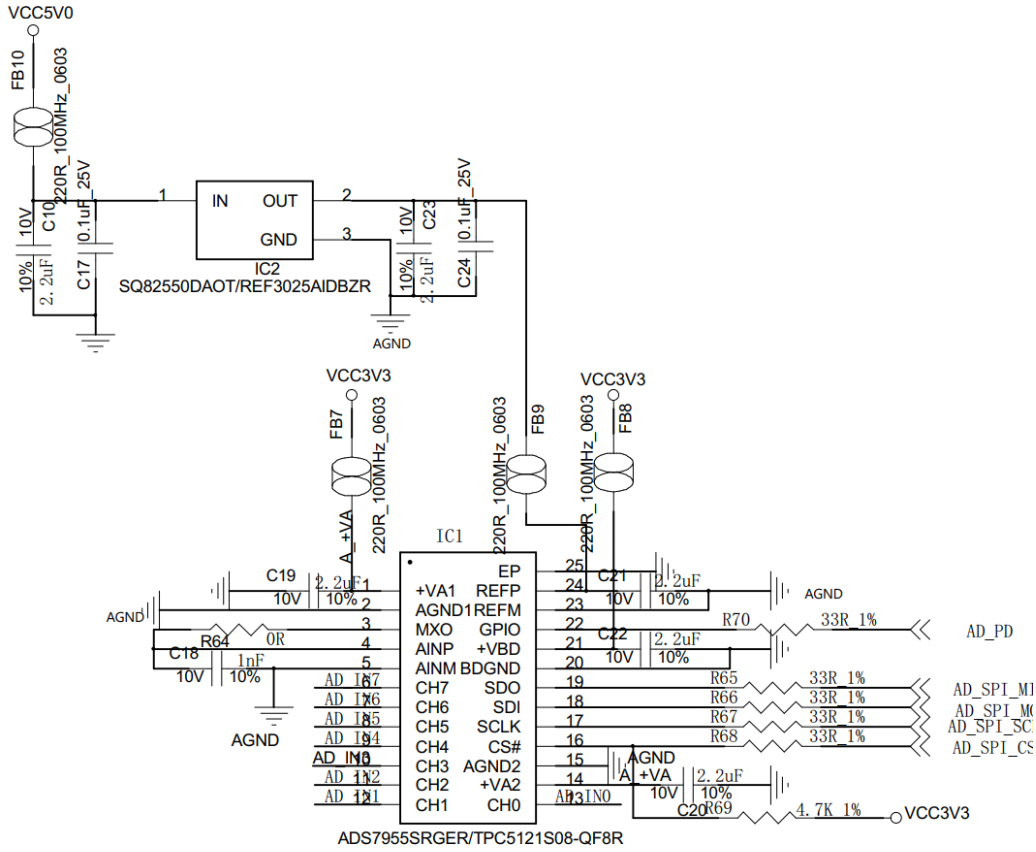


HDMI管脚分配如下：

信号	BGA PIN
HDMI_TX_CLK_N	M20
HDMI_TX_CLK_P	M19
HDMI_TX _D0_N	L20
HDMI_TX _D0_P	J20
HDMI_TX _D1_N	F20
HDMI_TX _D1_P	F19
HDMI_TX _D2_N	J19
HDMI_TX _D2_P	K19
HDMI_TX _HPD	P15
HDMI_TX _CEC	P16
HDMI_OUT_EN	P14
HDMI_TX_SCL	B13
HDMI_TX_SDA	B9

1.3.1.7.ADC

KOSMO 开发板板载了一片 ADC，型号为 TPC5121，是一款高性能、多通道、低功耗 12 位模数转换器 (ADC)，广泛应用于触控屏控制、电池监控和多路传感器信号采集，分辨率：12-Bit（逐次逼近型寄存器 SAR 结构）。采样率最高可达 125 kSPS (2.7V 供电时)下图为 ADC 的设计示意图；

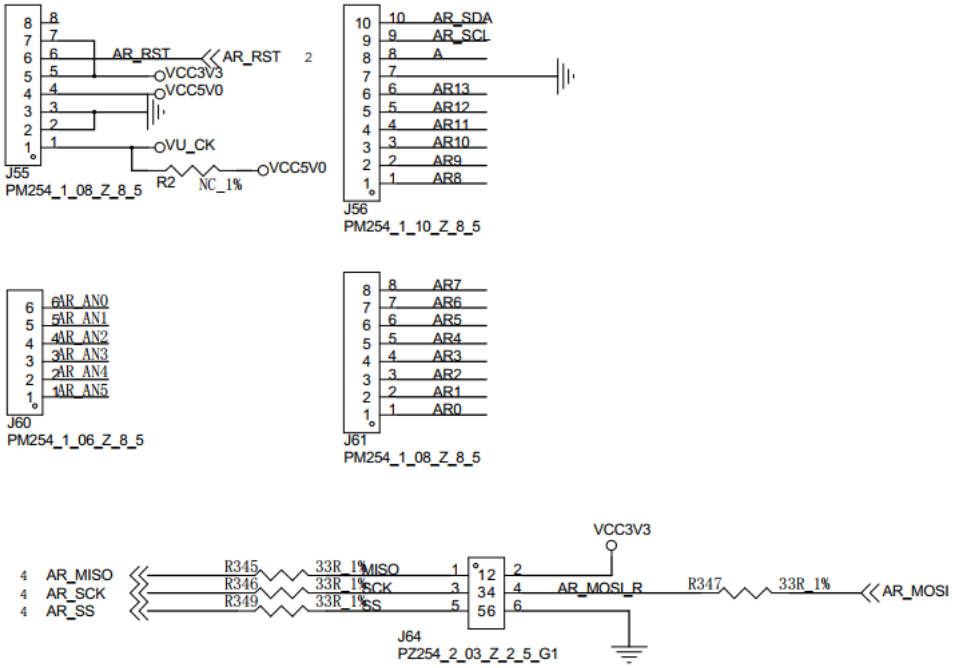


信号	BGA PIN
AD_SPI_CS	R16
AD_PD	V17
AD_SPI_MOSI	T14
AD_SPI_SCLK	T15
AD_SPI_MISO	R14
ADC输入为J60端口	

1.3.1.8.Arduino

KOSMO 开发板兼容 Arduino 子卡,以下为接口设计示意图；

Arduino I/Os

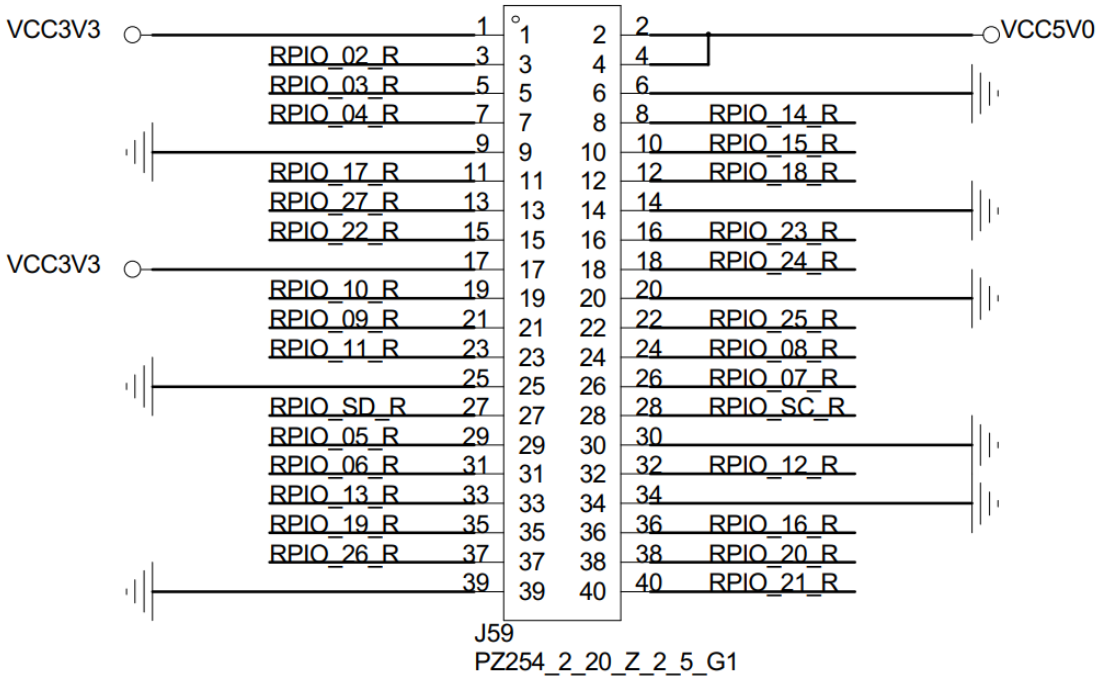


信号	BGA PIN
A	U17
AR0	U13
AR1	V13
AR2	U14
AR3	V12
AR4	T12
AR5	U12
AR6	T11
AR7	T10
AR8	W16
AR9	W18
AR10	W19
AR11	V16
AR12	V18
AR13	U15

AR_SDA	U19
AR_SCL	U18

1.3.1.9.40Pin 扩展口

扩展板预留 1 个 2.54mm 标准间距的 40 针的扩展口 J8，用于连接各个模块或者用户自己设计的外面电路，扩展口有 40 个信号。

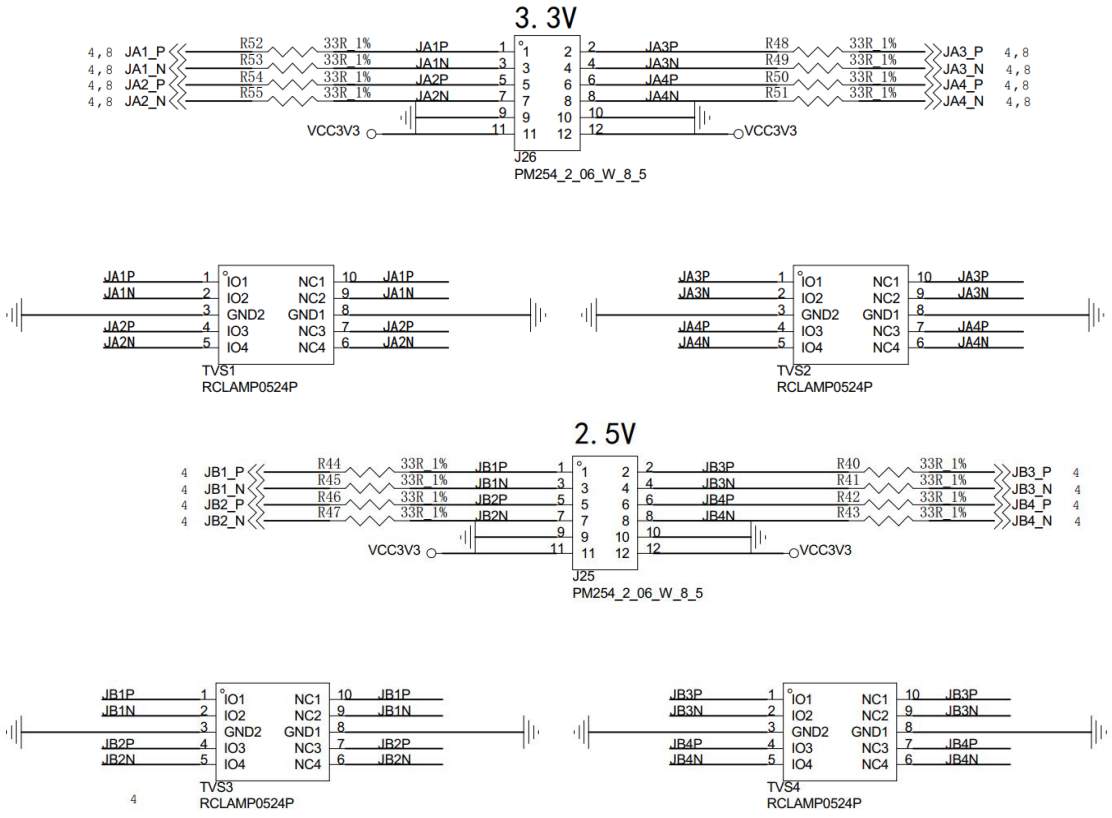


信号	BGA PIN	信号	BGA PIN
1	3.3V	2	5V
3	T20	4	5V
5	U20	6	GND
7	Y18	8	Y6
9	GND	10	Y7
11	Y8	12	Y9
13	W10	14	GND
15	W11	16	Y11
17	3.3V	18	V11
19	Y12	20	GND

21	U5	22	Y13
23	W6	24	V6
25	GND	26	W20
27	Y16	28	Y17
29	Y19	30	GND
31	V20	32	V7
33	W8	34	GND
35	W9	36	V8
37	V10	38	U9
39	GND	40	U10

1.3.1.10.PMOD 扩展口

KOSMO 扩展底板预留了 2 个 12 针 2.54mm 间距的 PMOD 接口用于连接 FPGA 的 IO 和外部模块或电路。PMOD 连接器的原理图如下图所示。



PMOD

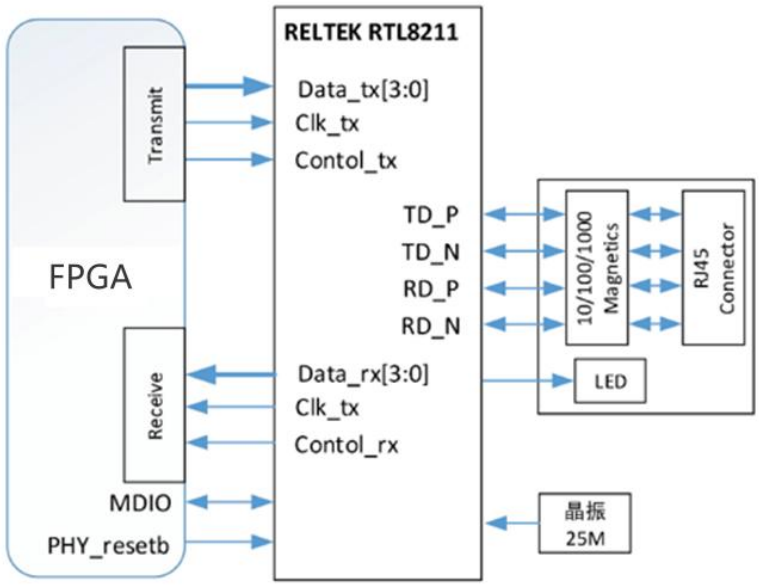
PMD0信号	3.3V PIN	PMD0信号	3.3V PIN
1	3.3V	2	3.3V
3	GND	4	GND
5	U20	6	Y17
7	T20	8	Y16
9	W20	10	Y19
11	V20	12	Y18

PMD1信号	2.5V PIN	PMD1信号	2.5V PIN
1	3.3V	2	3.3V
3	GND	4	GND
5	L15	6	N16
7	L14	8	N15
9	L17	10	M18
11	L16	12	M17

1.3.2.PU 端

1.3.2.1.10/100/1000M 以太网接口

KOSMO 开发板使用 Realtek RTL8211 PHY 实现了一个 10/100/1000M 以太网端口，接在 FPGA 的 PA 端，用于网络连接。该器件工作电压为支持 2.5V、3.3V。PHY 连接到 BANK L5，并通过 RGMII 接口连接到 PG2K100。RJ-45 连接器是 HC-RJ45-5JA-1-2，网络变压器为 G2406S。RJ-45 有两个状态指示灯 LED，用于指示流量和有效链路状态。下图显示了 KOSMO 开发板上的网口连接框图。

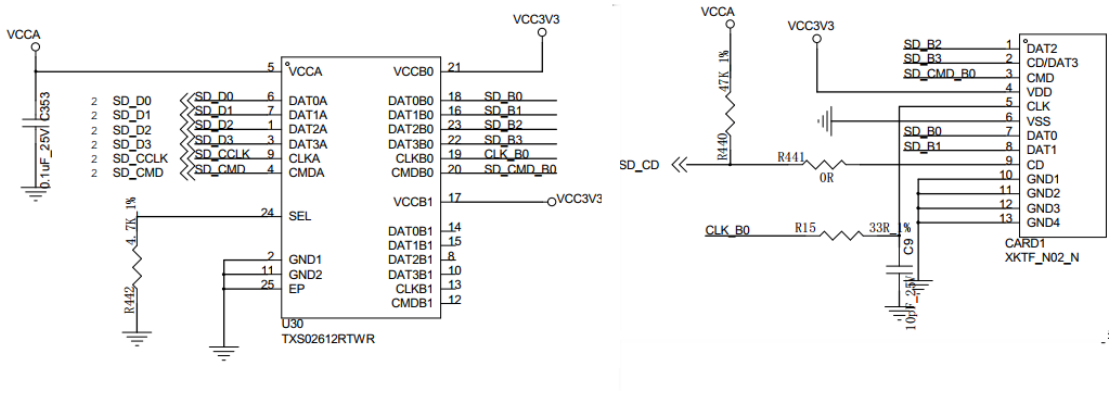


下表为网口 1 对应 PG2K100 与 RTL8211 的管脚连接。

信号	BGA PIN
ETH_TXD0	E14
ETH_TXD1	B18
ETH_TXD2	D10
ETH_TXD3	A17
ETH_TXCTL	F14
ETH_TXCK	A19
ETH_RXD0	D11
ETH_RXD1	A16
ETH_RXD2	F15
ETH_RXD3	A15
ETH_RXCTL	D13
ETH_RXCK	B17
ETH_MDIO	C11
ETH_MDC	C10
ETH_RESET	B5

1.3.2.2.SD 卡

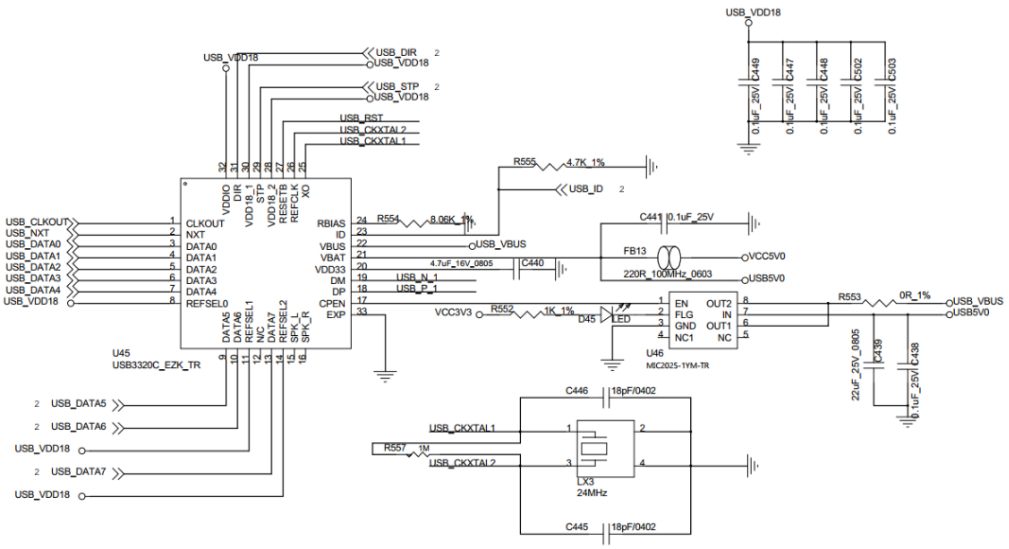
KOSMO 开发板上有设计 SD 卡槽，接在 FPGA 的 PA 端以下为接口设计示意图；



信号	BGA PIN
SD_CD	B14
SD_CMD	C17
SD_CCLK	D14
SD_D0	E12
SD_D1	A9
SD_D2	F13
SD_D3	B15

1.3.2.3.USB 接口

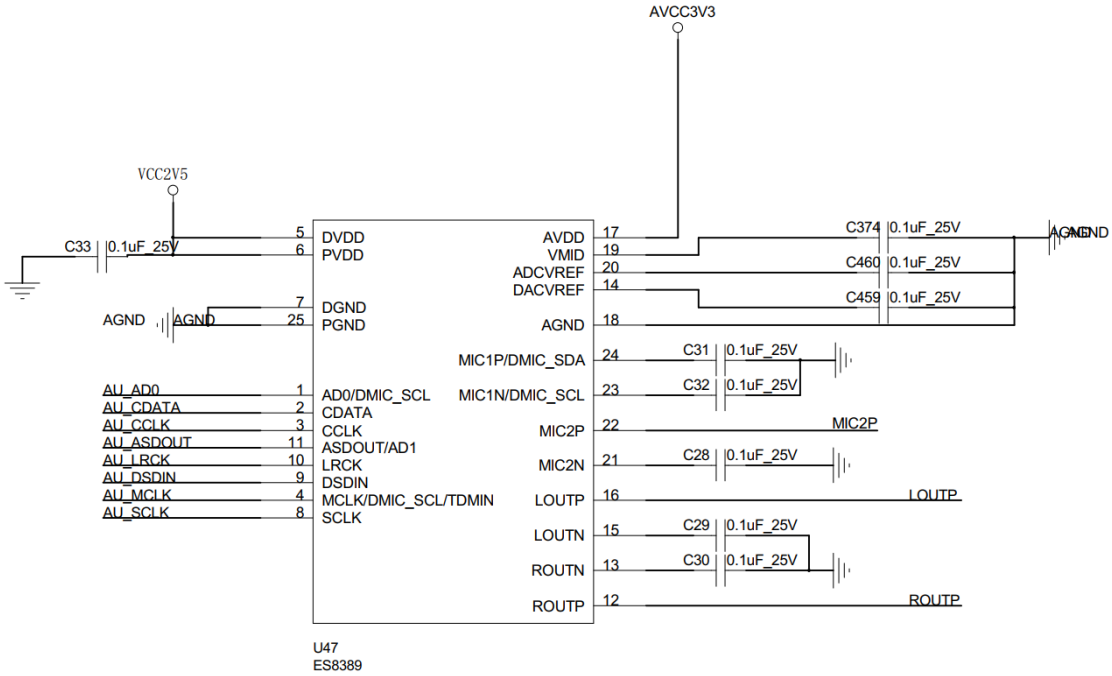
KOSMO 开发板上有设计 USB 接口,接在 FPGA 的 PA 端,以下为接口设计示意图；



信号	BGA PIN
USB_RST	D16
USB_DATA0	A14
USB_DATA1	D15
USB_DATA2	A12
USB_DATA3	F12
USB_DATA4	C16
USB_DATA5	A10
USB_DATA6	E13
USB_DATA7	C18
USB_CLKOUT	A11
USB_NXT	E16
USB_ID	C12

1.3.2.4.Audio 接口

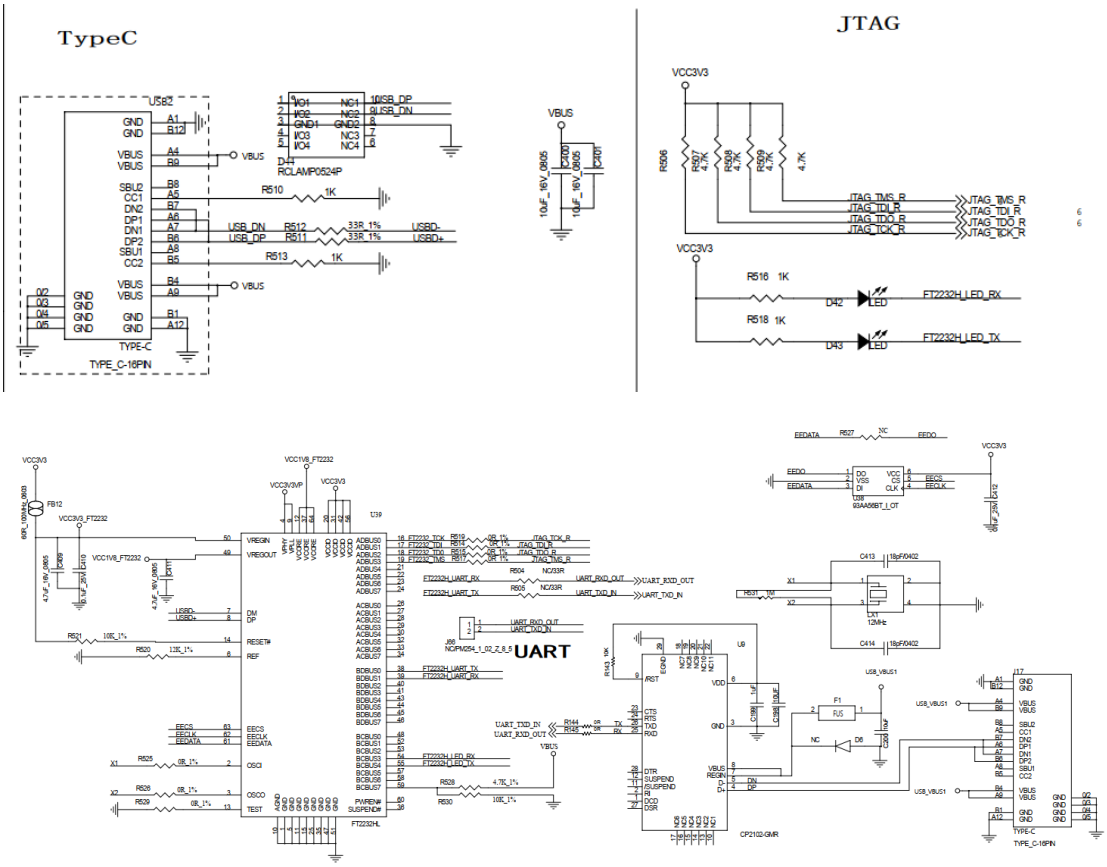
KOSMO 开发板上有设计音频接口，使用芯片为 ES8389。ES8389 是一款由顺芯半导体（Everest Semiconductor）推出的高性能、低功耗、立体声音频编解码器（CODEC） 。它集成了立体声 ADC（模数转换器）和立体声 DAC（数模转换器），广泛应用于汽车、监控和通用音频设备以下为接口设计示意图；



信号	BGA PIN
AU_AD0	J18
AU_CCLK	K17
AU_CDATA	K18
AU_DSDIN	K14
AU_SCLK	J14
AU_ASDOUT	M14
AU_LRCK	M15
AU_MCLK	M16

1.3.2.5.Typec 转串口和 JTAG 接口

KOSMO 扩展底板上集成了一路 Typec 转串口和一路 JTAG 模块，采用的芯片是 FT2232HL，USB 接口采用 USB Type C 接口，可以用一根 USB Type C 线将它连接到上 PC 的 Typec 口进行串口数据通信。Typec Uart /JTAG 电路设计的示意图如下图所示:



信号	BGA PIN
UART_RX	C5
UART_TX	B8